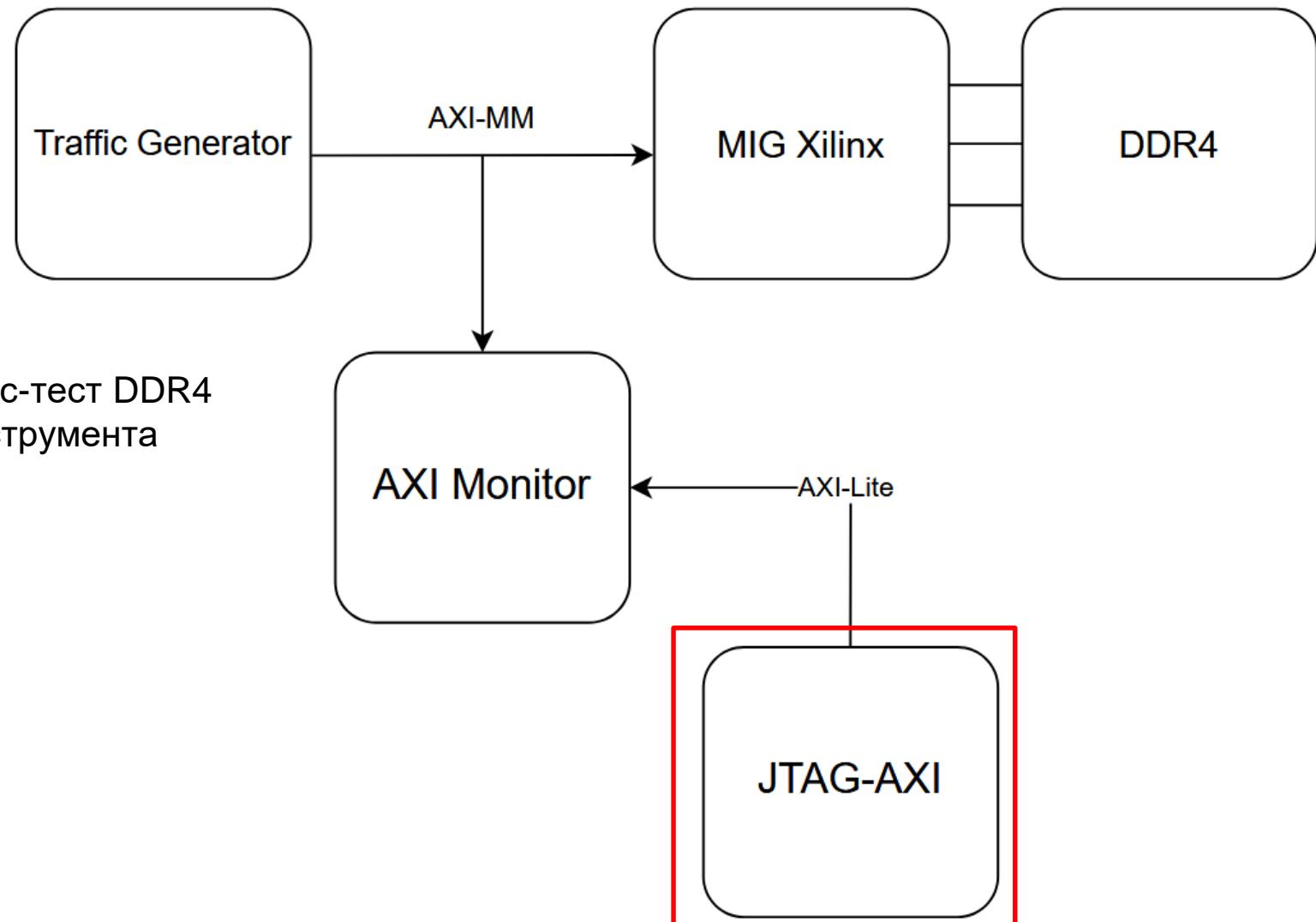


**Laboratory
of High Energy Physics
Data Analysis**
Tomsk
State
University

**Отчет НЕР Force
Группа электроники
08.12.2025**

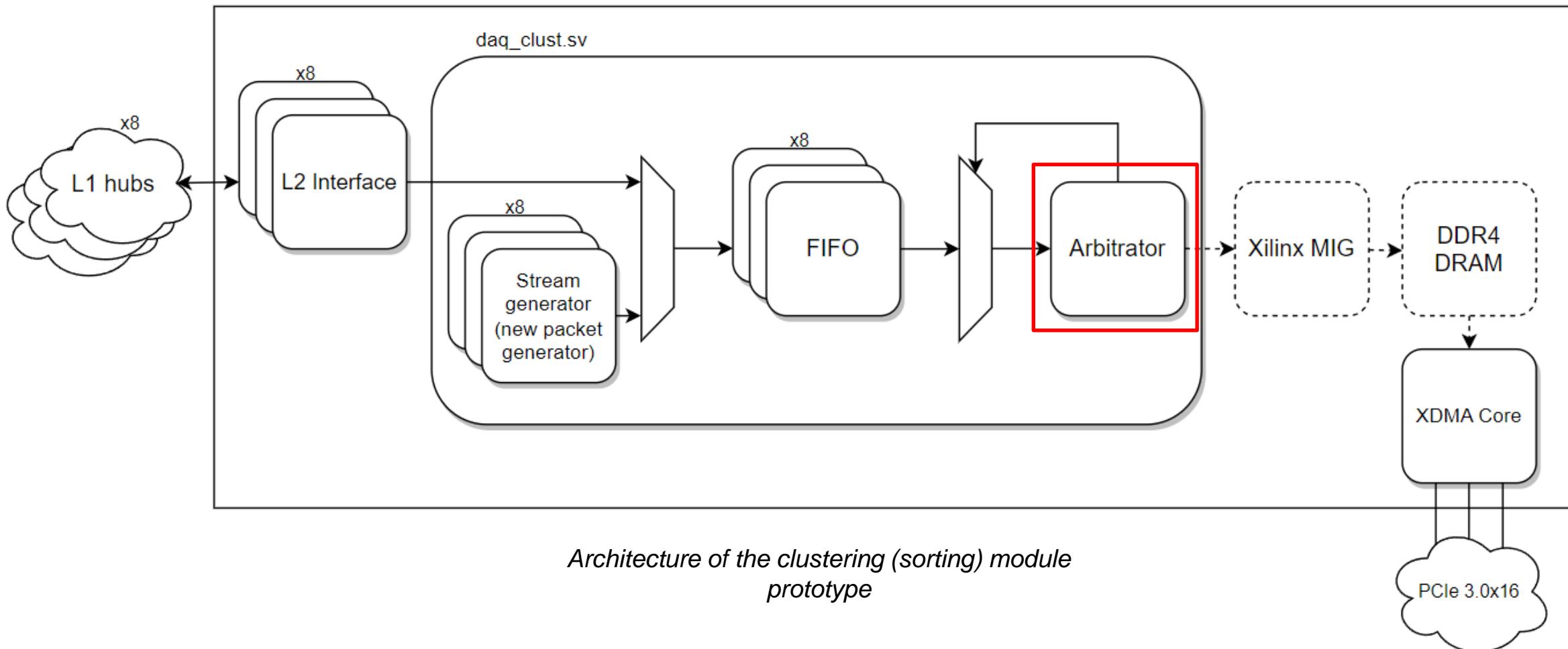
Тестирование DDR4



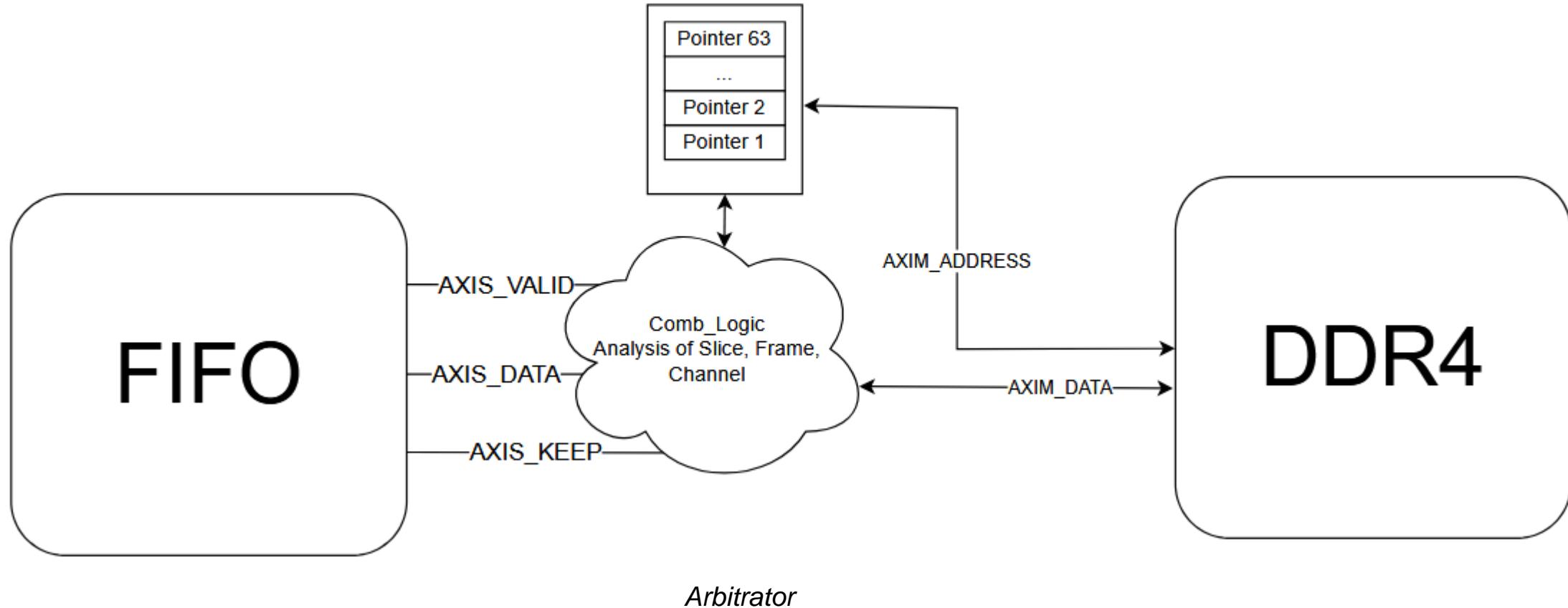
- Проведён повторный стресс-тест DDR4
- Изучение JTAG-AXI как инструмента управления AXI-Monitor

Модифицированный Example Design для DDR4

Кластеризация данных (сортировка)



Кластеризация данных (сортировка)



Андрей: отчет

- Работает над burst-передачей данных – протоколом, который сможет обрабатывать большие Ethernet пакеты, в которых инкапсулировано много AXIL транзакций
- Эти пакеты делятся на отдельные транзакции специальными модулями и обрабатываются картой регистров
- Ответы от карты регистров так же обрабатываются этими модулями и AXIL транзакции складываются в один Ethernet пакет

Ранее мы могли обрабатывать лишь одну AXIL команду (транзакцию), приходящую от Компьютера по PCIe. Burst подразумевает наличие дополнительного 1G Ethernet кабеля в плате, по которому будут передаваться эти пакеты. Это необходимо, чтобы была достаточно быстрая линия для передачи прошивок и статусов на нижестоящие платы.

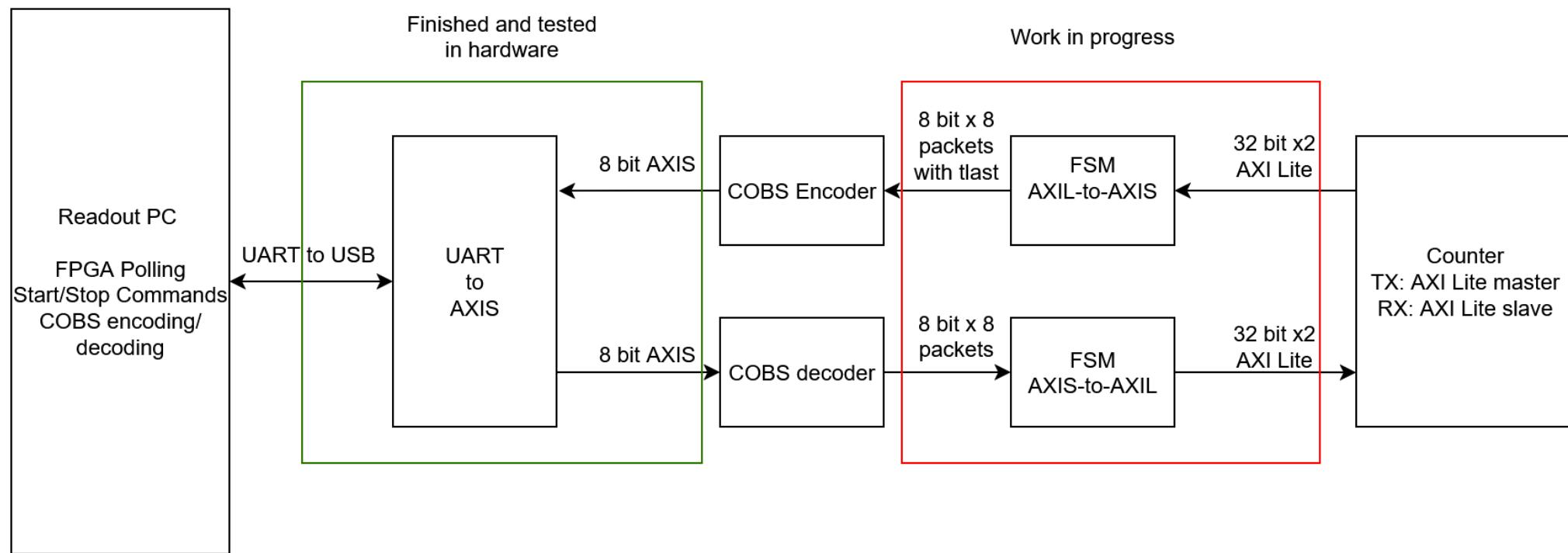
L2 концентратор будет лишь посредником для передачи AXIL команд, но не их обработчиком.

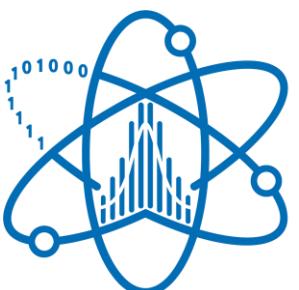
Кирилл: отчет

- Прошивка для научной платформы, модуль счётчика-дискриминатора.
- Работает над первым прототипом прошивки, которая позволит по UART с компьютера писать и читать регистры в ПЛИС, сгенерированные SystemRDL. Затем в эти регистры будет записывать свои данные многоканальный счетчик импульсов.
- На данный момент вся часть с UART сделана, нужно написать модуль соединяющий шины 8 бит AXI-Stream и шину 32 бит AXI-Lite.

Формат пакета: 8 бит заголовок + 4x8 бит информации

Модуль преобразования будет один (красный прямоугольник – устаревшая версия) и шина AXI-Lite тоже будет одна, без деления Master/Slave





**Laboratory
of High Energy Physics
Data Analysis**
Tomsk
State
University

**Отчет НЕР Force
Группа электроники
08.12.2025**