

Laboratory
of High Energy Physics
Data Analysis

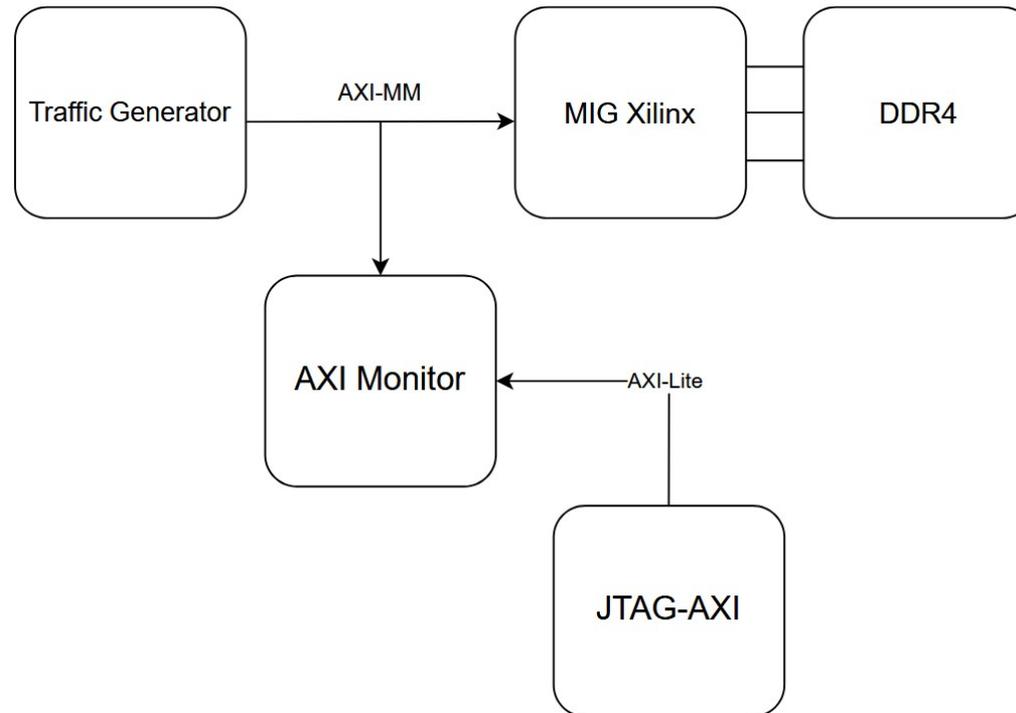
Tomsk
State
University

Отчет НЕР Force
Ерофеев Дмитрий
24.02.2026

Пропускная способность MIG Xilinx (DDR4)

Цель работы:

1. Измерить реальную пропускную способность AXI-интерфейса, подключенного к контроллеру памяти MIG (DDR4) на плате.
2. Проверить корректность работы AXI Performance Monitor (APM) в Profile Mode.
3. Оценить эффективность передачи данных и выявить возможные узкие места.

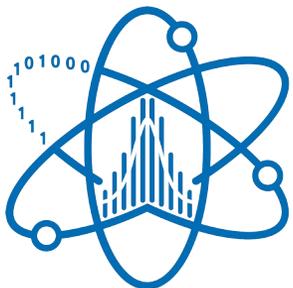


Пропускная способность MIG Xilinx (DDR4)

Интервал (Такты)	Передано Байт	Пропускная способность (МБ/с)	Загрузка шины (От пика в 800 МБ/с)
1 048 576	6 660 237	635	79%
65 536	242 025	369	46%
65 536	239 516	365	46%
4 096	12 847	313	39%

Для достижения 5 ГБ/с необходимо:

1. Подключить АРМ к 512-битному интерфейсу MIG (AXI Master порт).
2. Убедиться, что генератор трафика использует максимальную длину бёрстов (awlen = 255).
3. При необходимости повысить частоту интерфейса до 300 МГц (уже реализовано в MIG).



Laboratory
of High Energy Physics
Data Analysis

Tomsk
State
University

Отчет НЕР Force
Ерофеев Дмитрий
24.02.2026